



БУДУЩЕЕ  
В НАШИХ  
РУКАХ

# Путь от одной FPGA платы до полноценной Системы Автоматизации Тестирования

Анатолий Вильдеманов  
Sr DevOps  
YADRO Soc Post-validation



О Чем рассказ

## Проблемы

---

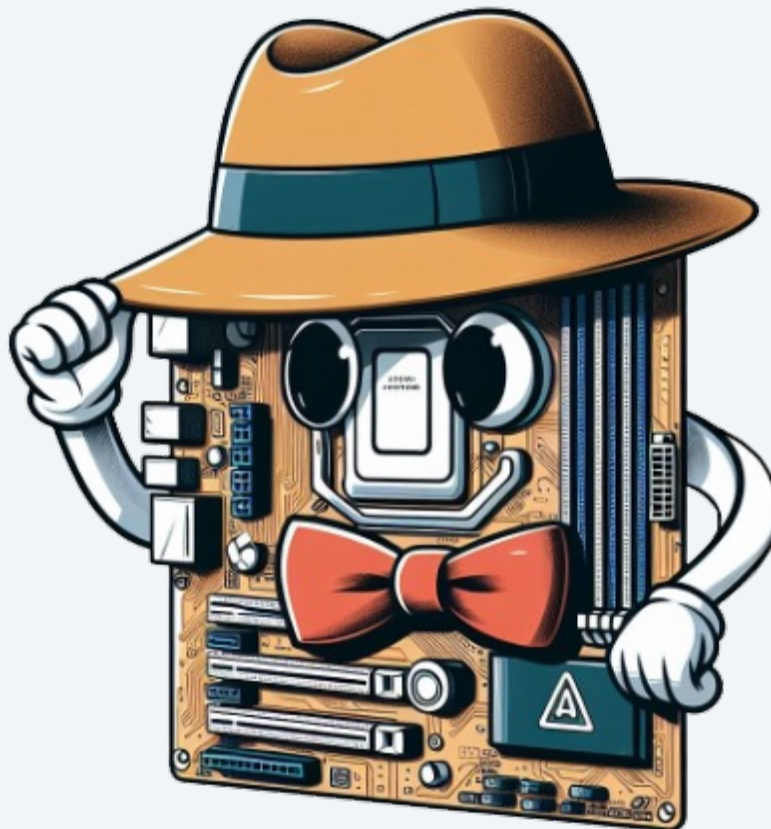
Что мы хотим

Существующие решения

Что получилось

Что в планах

# Редкие станды



# Телеграм чаты

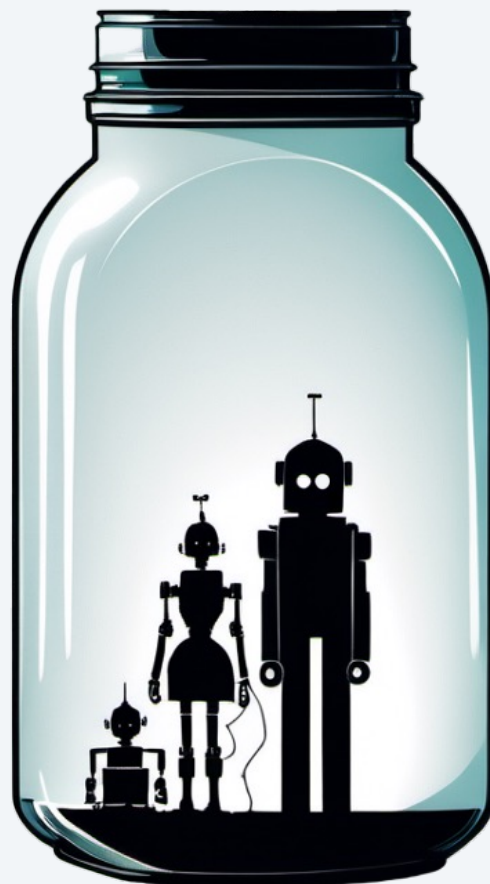


ПРОБЛЕМЫ

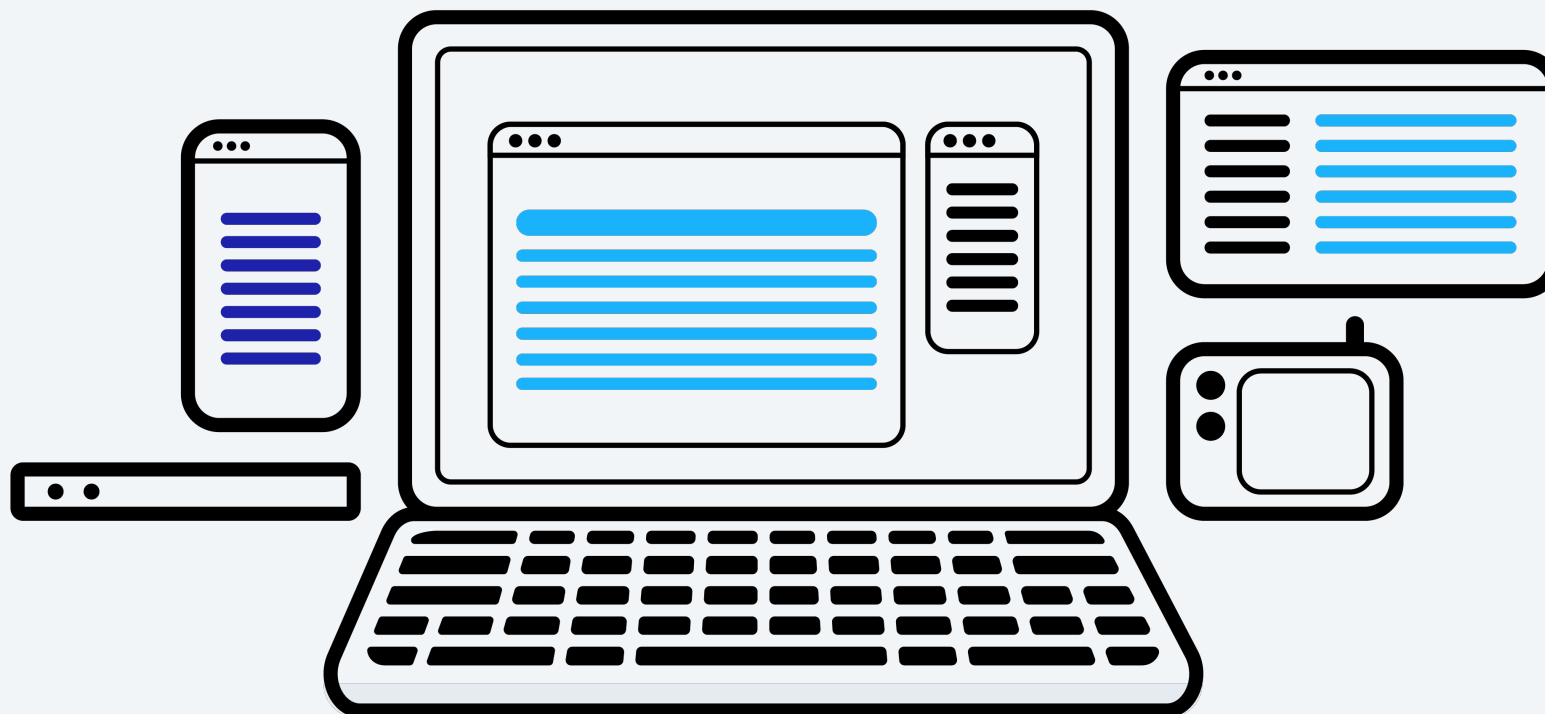
# Много стенов



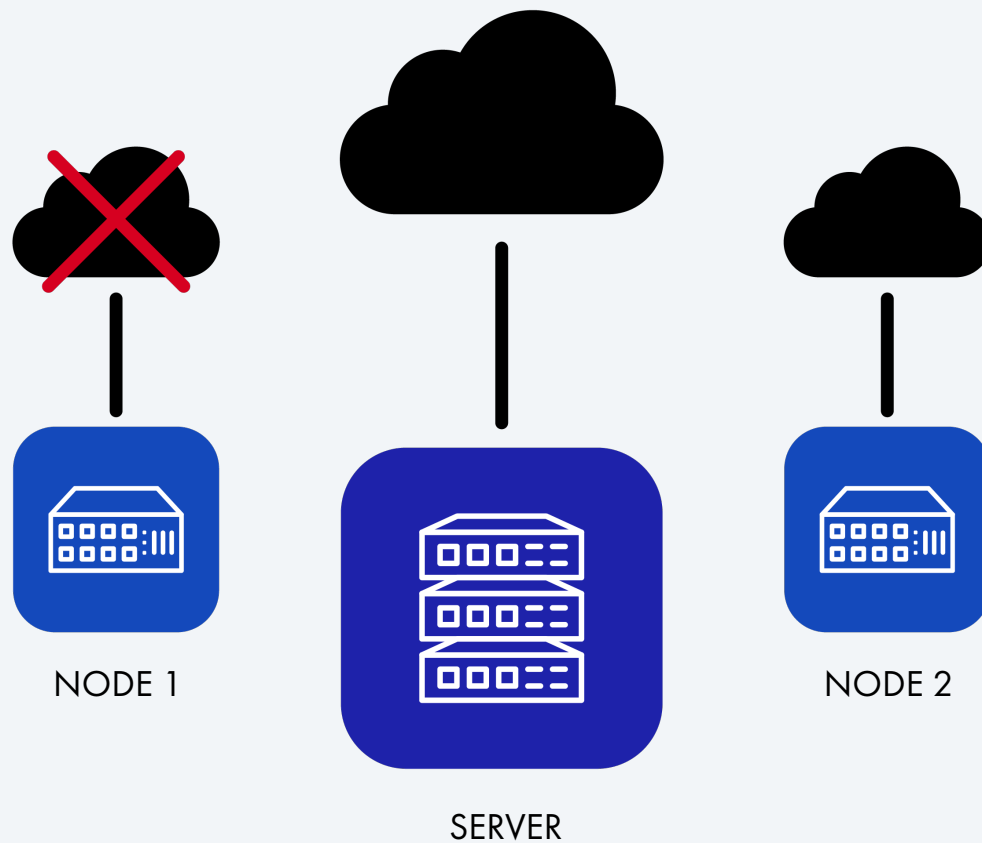
# Ручные запуски и автоматика в одном флаконе



# Запуск любых тестов на любом стенде



# Отказоустойчивость







О Чем рассказ

Проблемы

**Что мы хотим**

---

Существующие решения

Что получилось

Что в планах

ЧТО МЫ ХОТИМ

## Что мы хотим?



Лаборатория на 500 стендов



Уникальный доступ на стенд



Агент должен запускаться  
где угодно



Инженеры сами управляют  
сценариями тестирования



О Чем рассказ

Проблемы

Что мы хотим

## Существующие решения

Что получилось

Что в планах

# Какие есть решения



# Jenkins



## ✓ Плюсы

- Большое сообщество
- IaC
- Расширяемость
- Непрерывная Интеграция

## ✗ Минусы

- Нагрузка в 50 - 100 машин критическая
- Ручное и автоматическое использование
- Отказоустойчивость
- Groovy



**Jenkins**

# Slurm



## ✓ Плюсы

- Уникальный доступ
- Масштабируемость
- Поддержка

## ✗ Минусы

- Поддержка стендов
- Нет планировщика
- Консольный





## ✓ Плюсы

- Много драйверов для тестирования железа
- Масштабируемость
- Тестовая система

## ✗ Минусы

- Нет Планировщика
- Много приходится дописывать





О Чем рассказ

Проблемы

Что мы хотим

Существующие решения

**Что получилось**

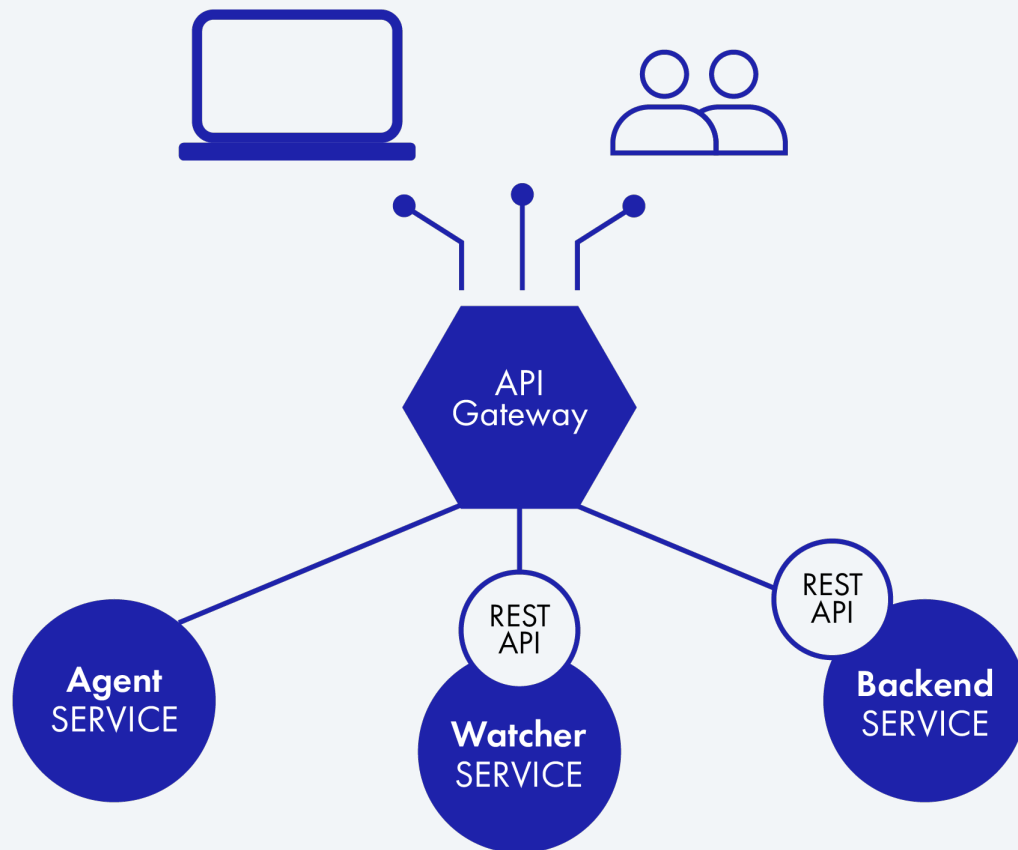
---

Что в планах

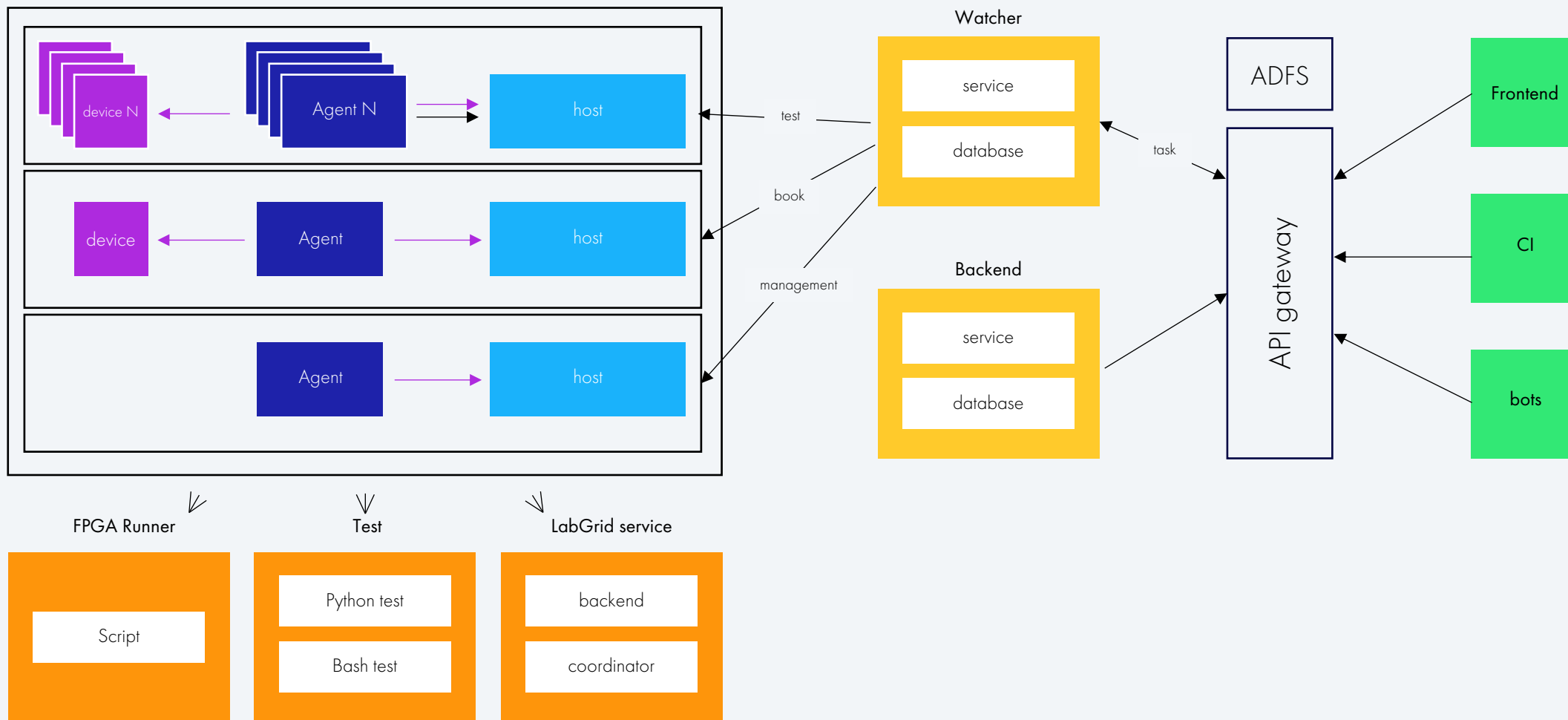


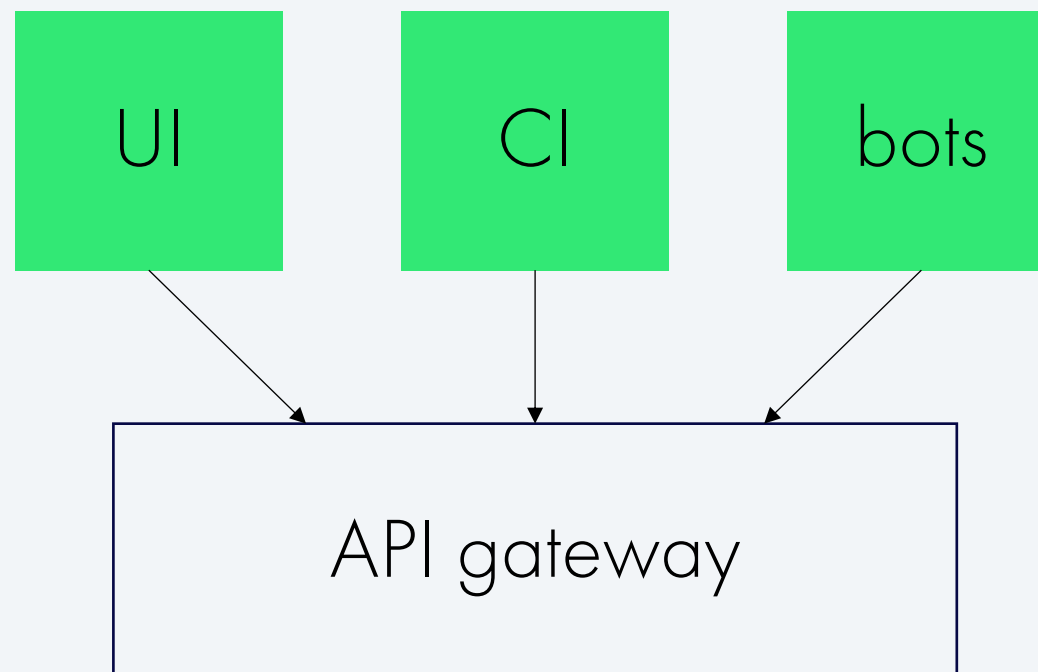
ЧТО ПОЛУЧИЛОСЬ

# Архитектура

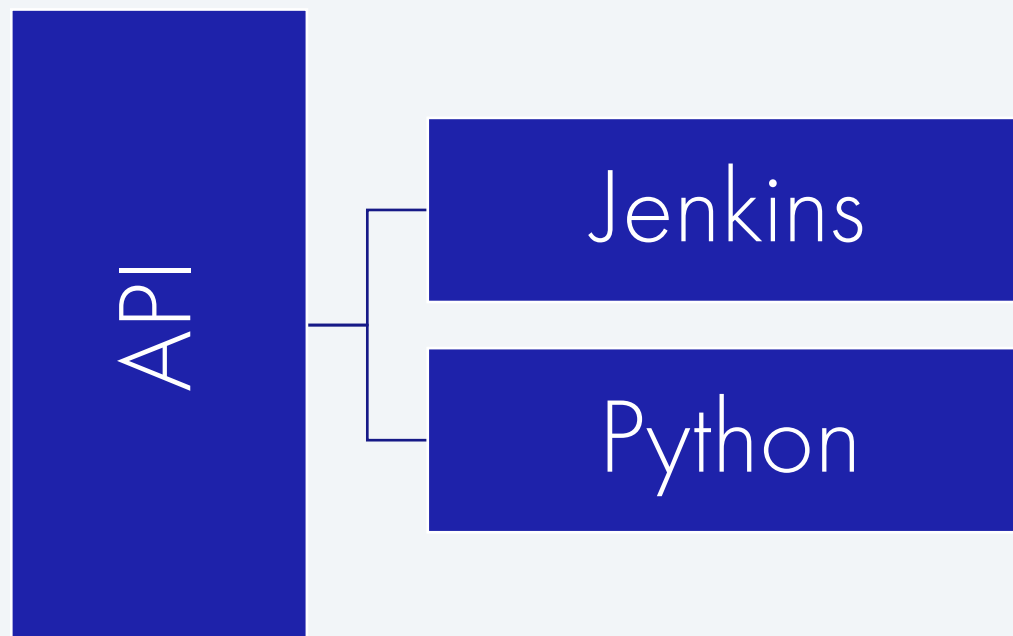


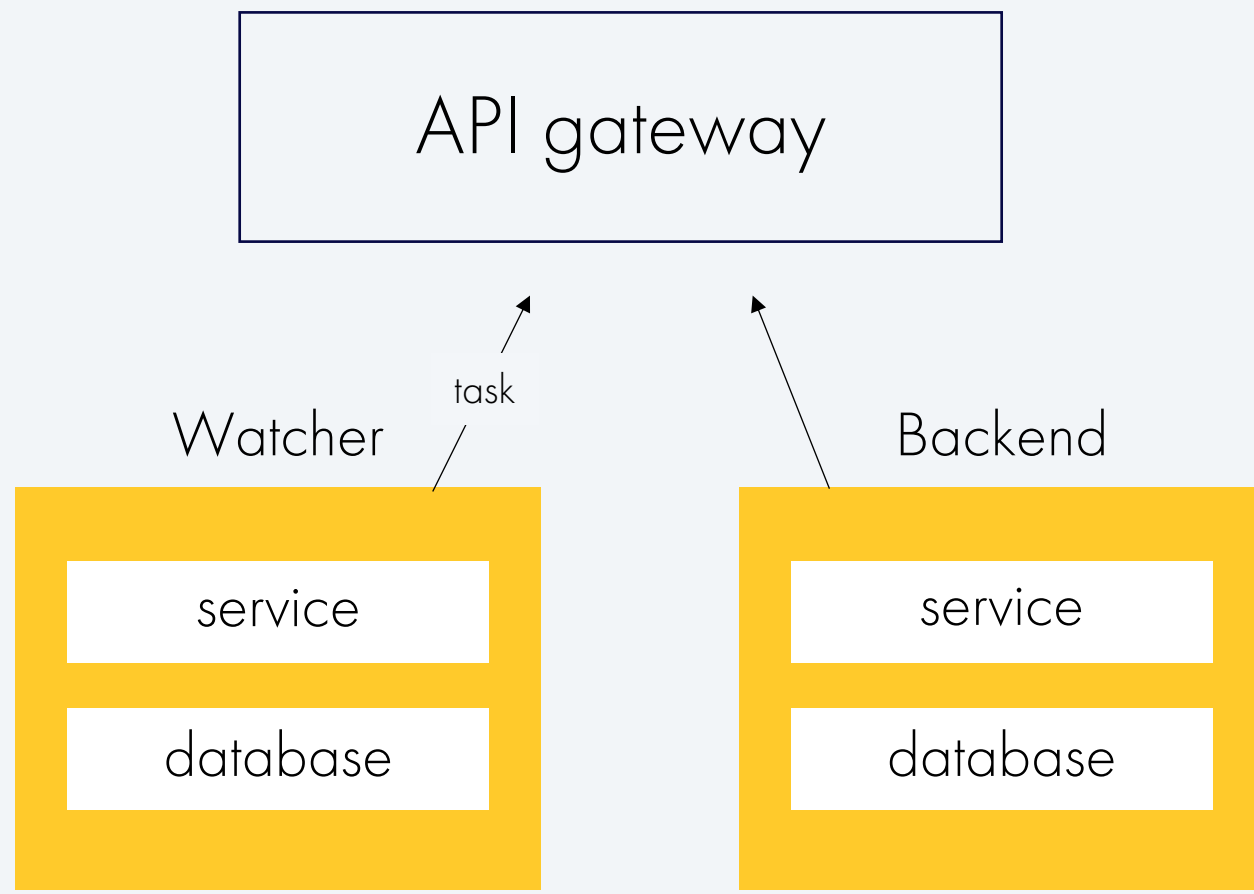
# Архитектура



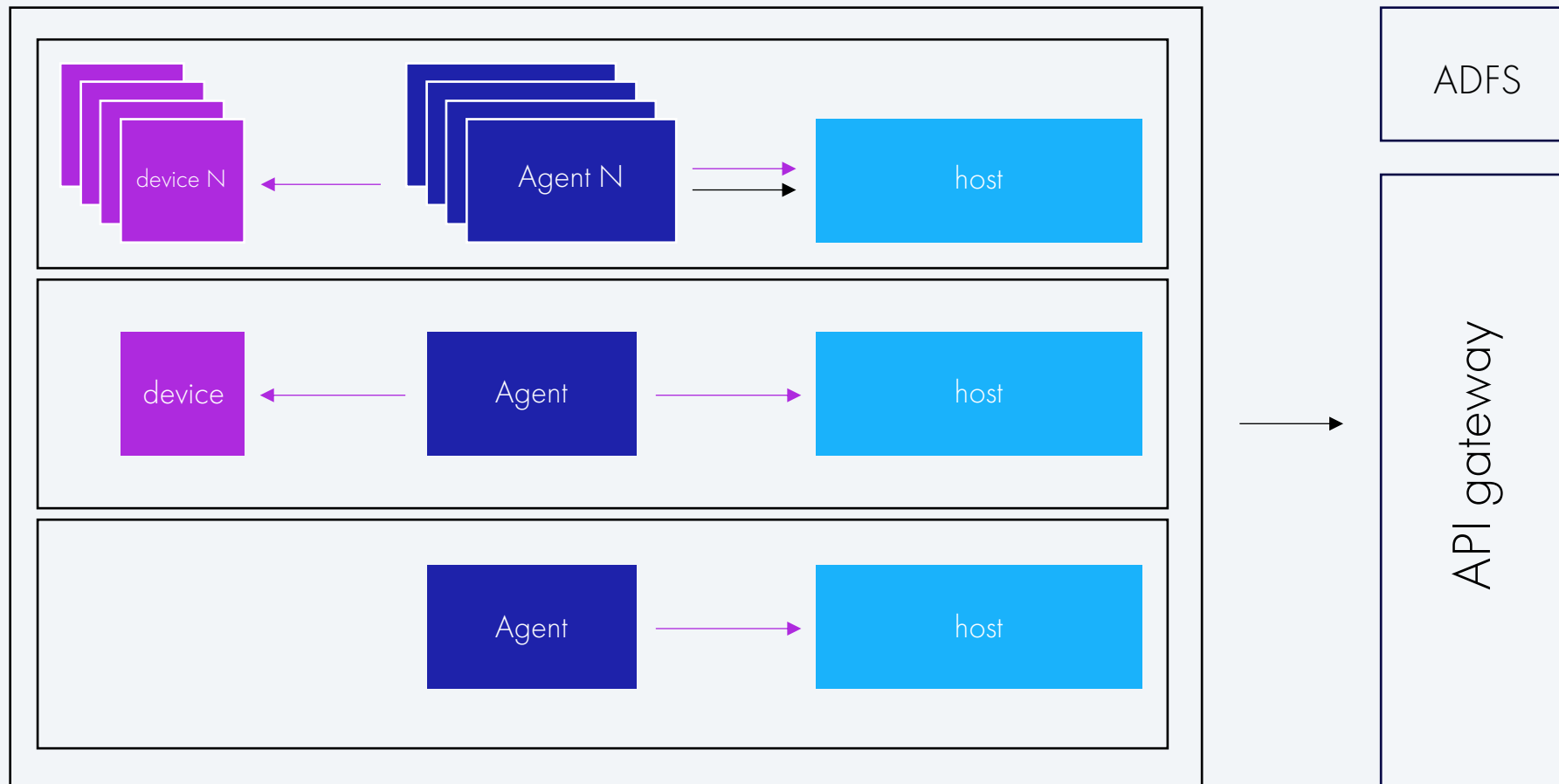


# Открытый API - Плагины





# Агент

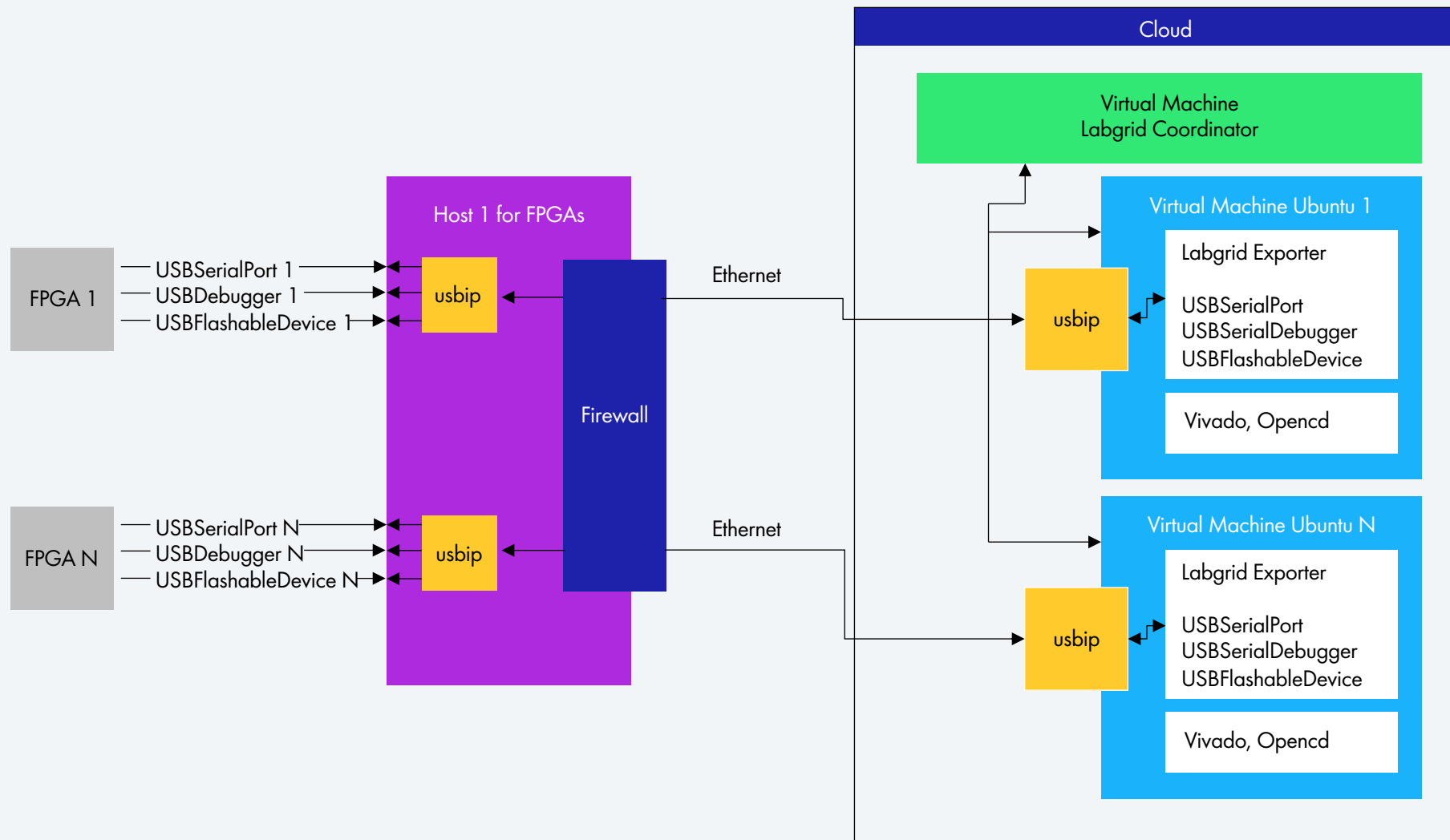


ЧТО ПОЛУЧИЛОСЬ

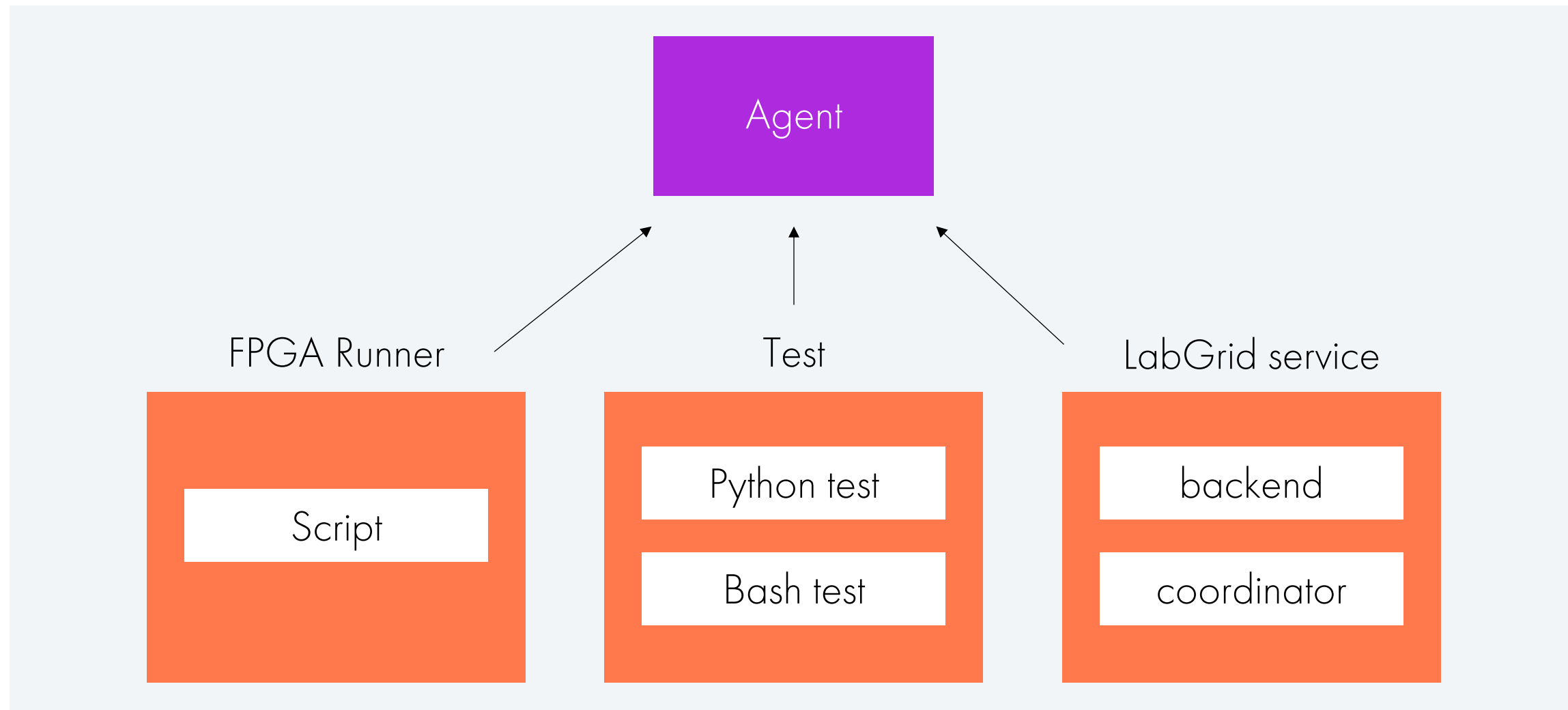
# Агент



# Агент - Примеры







# Планировщик



### Create task ?

Name  
My Test

Duration  min

Priority High

Watchers  
Assign watchers

---

Reserve time

CANCEL CREATE

Label name: nnvdevfv007

Test: cat sshconf

Month Week Day

< Week 6 (February 2024) >

	Monday 5	Tuesday 6	Wednesday 7	Thursday 8	Friday 9	Saturday 10	Sunday 11
13:00							
13:30							
14:00		Anatoly Vildemano					
14:30		v					
15:00							
15:30							
16:00							
16:30							
17:00							
17:30							

Environment

# Планировщик



The screenshot shows a calendar interface with a task scheduled for Tuesday, February 6th at 13:30. The task is titled 'cat sshconf' and is associated with the label 'nnvdevfv007'. A pop-up window displays a list of tasks, with 'cat sshconf' selected. The list includes:

- cat sshconf
- check cpu cache
- config change
- cpu\_htg\_test
- env
- fpga\_test\_runner common tests

The calendar grid shows the following schedule for Tuesday, February 6th:

Time	Task
13:00	
13:30	Anatoly Vildemano
14:00	
14:30	

# Планировщик




Duration  min

Priority Low ▼

Watchers

Assign watchers

 Jenkins ci ✕ ▼

---

Reserve time

Due time

Start time  → End time

Today Tomorrow

CANCEL CREATE



Search anything in this table... [FILTER] [HOW A]

ALL TYPES FPGA FPGA-HAT ARM RISC-V

### HTG#1

[ID 22] [MSK] [FPGA] [Progress Bar] [Refresh] [Heart] [More]

● Online  
172.17.55.233  
<https://c.yadro.com/pages/viewpage.action?pagelId=854282616> 0.10.1

### HTG#10

[ID 155] [MSK] [FPGA] [zzz Idle] [Refresh] [Heart] [More]

● Online  
172.17.55.250  
<https://c.yadro.com/pages/viewpage.action?pagelId=891885620> 0.10.1

### HTG#13

[ID 210] [MSK] [FPGA] [Progress Bar] [Refresh] [Heart] [More]

● Online  
172.17.55.242  
<https://c.yadro.com/pages/viewpage.action?pagelId=896462034> 0.10.1

### HTG#14

[ID 211] [MSK] [FPGA] [zzz Idle] [Refresh] [Heart] [More]

● Online  
172.17.55.241  
<https://c.yadro.com/pages/viewpage.action?pagelId=896462855> 0.10.1

# Стенды



### HTG#10 Agent Deploy

ID 155 MSK FPGA

● Online

172.17.55.250

Description: <https://c.yadro.com/pages/viewpage.action?pagelId=891885620> 0.10.1

Created from agent

Environment (JSON format):

```
Env  
{  
  "PSV_DUT_TYPE": "htg",  
  "PSV_FPGA_GENCONFIG_ADAPTER": "http://172.17.14.178:80/genconfig|00-00-38-A3-C6-B6",  
  "PSV_FPGA_VIVADO_FREQUENCY": "3000000",  
  "PSV_OCD_ADAPTER": "ilink:69652267:"
```



**HTG#10** Agent Deploy SSH zzz Idle

ID 155 MSK FPGA

Online

172.17.55.250

Description: <https://c.yadro.com/pages/viewpage.action?pagelId=891885620> 0.10.1

Created from agent

Environment (JSON format):

```
Env
{
  "PSV_DUT_TYPE": "htg",
  "PSV_FPGA_GENCONFIG_ADAPTER": "http://172.17.14.178:80/genconfig|00-00-38-A3-C6-B6",
  "PSV_FPGA_VIVADO_FREQUENCY": "3000000",
  "PSV_OCD_ADAPTER": "ilink:69652267:"
```

# Стенды



**HTG#10** Agent Deploy

ID 155 MSK FPGA

● Online

172.17.55.250

Description: <https://c.yadro.com/pages/viewpage.action?pagelId=891885620>

Created from agent

Environment (JSON format):

```
Env
{
  "PSV_DUT_TYPE": "htg",
  "PSV_FPGA_GENCONFIG_ADAPTER": "http://172.17.14.178:80/genconfig|00-00-38-A3-C6-B6",
  "PSV_FPGA_VIVADO_FREQUENCY": "3000000",
  "PSV_OCD_ADAPTER": "ilink:69652267:"
```

zz<sup>z</sup> Idle

0.10.1



# Стенды



HTG#10 Agent Deploy



ID 155 MSK FPGA

Online

172.17.55.250

Description: <https://c.yadro.com/pages/viewpage.action?pagelId=891885620>

0.10.1

Created from agent

Environment (JSON format):

```
Env
{
  "PSV_DUT_TYPE": "htg",
  "PSV_FPGA_GENCONFIG_ADAPTER": "http://172.17.14.178:80/genconfig|00-00-38-A3-C6-B6",
  "PSV_FPGA_VIVADO_FREQUENCY": "3000000",
  "PSV_OCD_ADAPTER": "ilink:69652267:"
```

# Тесты



## cat sshconf



Expected: 0 0m 20s

```
-
master
sudo cat /etc/ssh/sshd_config
```

## check cpu cache



Expected: 0 0m 0s

```
ssh://git@b.yadro.com:7999/yb/elct-psv.git
master
pytest tests/cpu/test_cpu.py -k "check_cache_info"
```

## config change



Expected: 0 0m 20s

```
-
master
sudo sed -i 'AllowGroups device_group/d'
/etc/ssh/sshd_config
```

## cpu\_htg\_test



Expected: 0 60m 0s

```
ssh://git@b.yadro.com:7999/yb/elct-psv.git
arustamov/cpu-test-for-htg
pytest tests/cpu/test_cpu.py
```

## env



Expected: 0 0m 20s

```
-
master
env
```

## fpga\_test\_runner com...



Expected: 0 30m 0s

```
ssh://git@b.yadro.com:7999/ympf/elct_tools.git
master
PYTHONPATH=. python3
fpga_test_runner/test_runner.py
```



**i2c\_test** 60s Jenkins ci EDIT ✕

Repo:  
ssh://git@b.yadro.com:7999/yb/[REDACTED]git

Branch:  
master

CMD:  
pytest tests/i2c/test\_i2c.py

Environment (JSON format):

```
Env
{"PSV_FPGA_BITSTREAM_URI":"/home/user/[REDACTED]/fpga-bitstream/htg-960/[REDACTED]}
{"PSV_FPGA_NEED_PROGRAM"="1"}
{"PSV_LINUX_BOOT_ELCT_SCU"="[REDACTED]"}
{"PSV_LINUX_BOOT_FILE_DTB"="[REDACTED]"}
{"PSV_LINUX_BOOT_IMAGE"="[REDACTED]"}
{"PSV_LINUX_BOOT_LPDDR_BIN"="[REDACTED]"}
{"PSV_LINUX_BOOT_TARGET_CFG"="openocd/[REDACTED].cfg"}
{"PSV_LINUX_WITH_FTH"="0"}
```

# Запуск тестов на всех целевых платформах



ADD LABEL ADD TEST ?

Test	Group	HTG960#NN#2	VisionFive2#NN#1	VisionFive2#NN#2	HTG#14
litmus test	Default	+	-	+	+
CPU test	Default	+	-	+	+
SDMMC	Default	-	+	+	+
EMMC	Default	-	+	+	+
Camera	Default	+	+	+	-
UART test	Default	+	+	-	+
Display	Default	+	+	-	+
I2C test	Default	+	-	+	+
SPI test	Default	+	-	+	+
memory test	Default	+	+	-	+

# Запуск тестов на всех целевых платформах

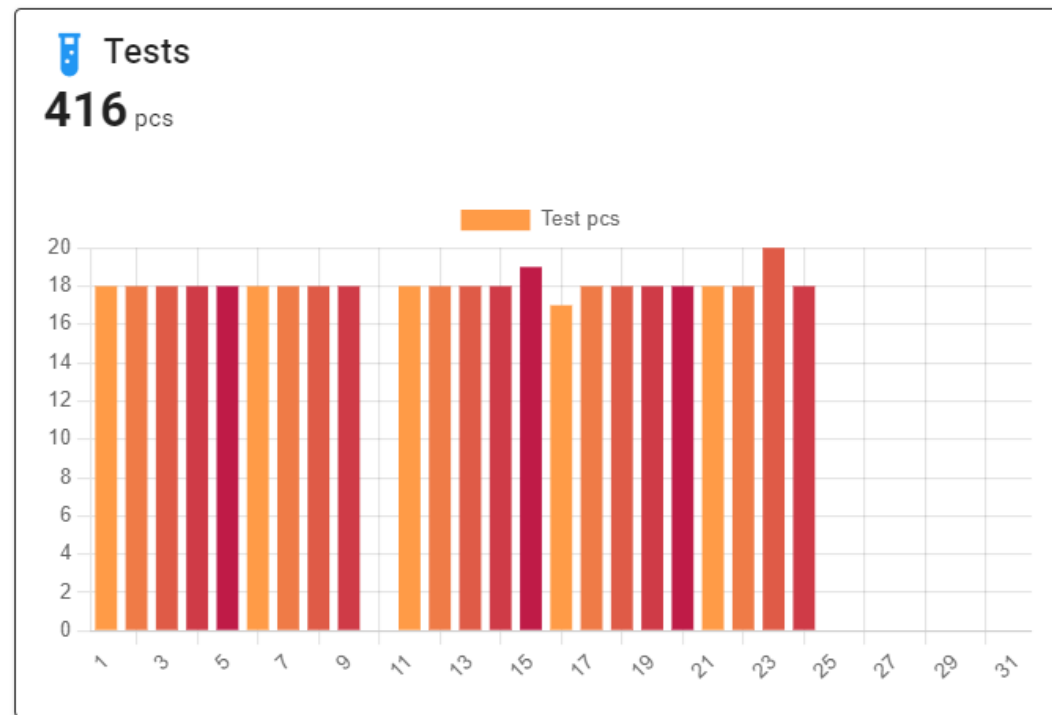
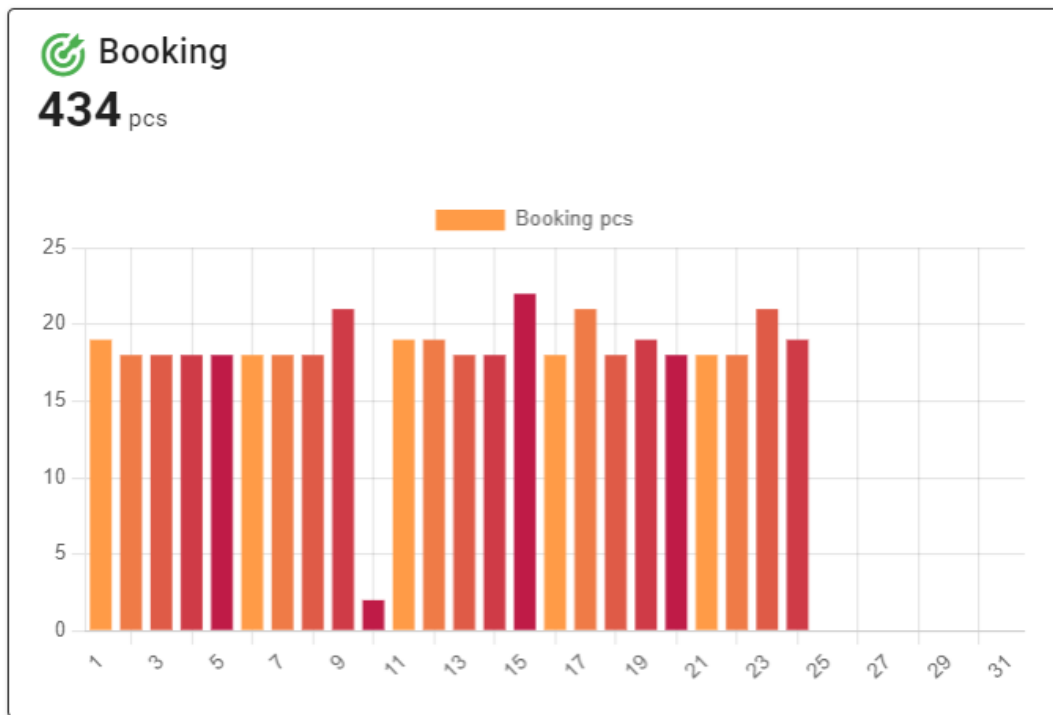


▶ START ALL    ■ STOP ALL

Test	Group	HTG960#NN#2	VisionFive2#NN#1	VisionFive2#NN#2	HTG#14
litmus test	Default		LOG PASSED VisionFv 1 ▶ ↺ 📄 ✓ 1698 ✗ 0 ⚠ 0		
CPU test	Default		LOG PASSED VisionFv 1 ▶ ↺ 📄 ✓ 155 ✗ 0 ⚠ 0		
SDMMC	Default	LOG FAILED HTG96 1 ▶ ↺ 📄 ✓ 0 ✗ 6 ⚠ 1			



Log	LOG	LOG	LOG
Name	<a href="#">Open cycle</a>	<a href="#">Open cycle</a>	<a href="#">Open cycle</a>
	2024-01-23T21:00:00.985Z	2024-01-22T21:00:01.021Z	2024-01-21T21:00:00.947Z
SPI.spi_isr[spi:SPI0]	PASSED	FAILED	PASSED
SPI.spi_isr[spi:SPI1]	PASSED	FAILED	PASSED
SPI.spi_isr[spi:SPI2]	PASSED	FAILED	PASSED
SPI.spi_isr[spi:SPI3]	PASSED	FAILED	PASSED
SPI.spi_isr[spi:SPI4]	PASSED	FAILED	PASSED
SPI.spi_isr[spi:SPI5]	PASSED	FAILED	PASSED
SPI.spi_isr[spi:QSPI0]	PASSED	FAILED	PASSED
SPI.spi_isr[spi:QSPI1]	PASSED	FAILED	PASSED
SPI.spi_isr[spi:QSPI2]	PASSED	FAILED	PASSED
SPI.spi_data[spi:SPI0-dma:False]	SKIPPED	FAILED	SKIPPED
SPI.spi_data[spi:SPI0-dma:True]	SKIPPED	FAILED	SKIPPED
SPI.spi_data[spi:SPI1-dma:False]	SKIPPED	FAILED	SKIPPED
SPI.spi_data[spi:SPI1-dma:True]	SKIPPED	FAILED	SKIPPED





О Чем рассказ

Проблемы

Что мы хотим

Существующие решения

Что получилось

**Что в планах**

---



ЧТО В ПЛАНАХ

## Что в планах



Анализатор



Улучшение UI



Сервис нотификаций



Проработка логирования





БУДУЩЕЕ  
В НАШИХ  
РУКАХ